

WYDZIAŁ PODSTAWOWYCH PROBLEMÓW TECHNIKI						
KARTA PRZEDMIOTU						
Nazwa w języku polskim	:	Systemy Wbudowane				
Nazwa w języku angielskim	:	Embedded Systems				
Kierunek studiów	:	Informatyka				
Specjalność (jeśli dotyczy)	:					
Stopień studiów i forma	:	inżynierskie, stacjonarne				
Rodzaj przedmiotu	:	obowiązkowy				
Kod przedmiotu	:	E1_I11				
Grupa kursów	:	TAK				
		Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium
Liczba godzin zajęć zorganizowanych w Uczelni (ZZU)		30		30		
Liczba godzin całkowitego nakładu pracy studenta (CNPS)		90		90		
Forma zaliczenia		egzamin				
Dla grupy kursów zaznaczyć kurs końcowy		X				
Liczba punktów ECTS		3		3		
w tym liczba odpowiadająca zajęciom o charakterze praktycznym (P)				3		
w tym liczba punktów odpowiadająca zajęciom wymagającym bezpośredniego kontaktu (BK)		3		3		
WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI						
Umiejętność programowania może ułatwić przyswojenie kolejnego języka. Znajomość treści przedmiotu Architektura Komputerów i Systemy Operacyjne						
CELE PRZEDMIOTU						
C1 zapoznanie z metodami budowy i wykorzystania układów wbudowanych						
C2 Nauczenie metod projektowania układów w technologii FPGA						

PRZEDMIOTOWE EFEKTY KSZTAŁCENIA

Z zakresu wiedzy studenta:

- W1** posiada wiedzę pozwalającą na zrozumienie sposobu działania procesora
- W2** posiada wiedzę dotyczącą sposobu organizacji współpracy urządzeń
- W3** posiada wiedzę na temat technik konstruowania urządzeń jednozadaniowych
- W4** posiada wiedzę na temat układów programowalnych i języków programowania umożliwiającą tworzenie własnych aplikacji
- W5** posiada wiedzę na temat modeli teoretycznych dla opisu złożonych systemów wbudowanych
- W6** posiada wiedzę na temat metod realizacji zadań krytycznych czasowo
- W7** zna techniki sterowania urządzeniami przez systemy wbudowane

Z zakresu umiejętności studenta:

- U1** potrafi zaprojektować proste procesory jednozadaniowe
- U2** potrafi przeanalizować oraz zaprojektować niskopoziomowy protokół komunikacyjny
- U3** potrafi postępować zgodnie ze standardową metodyką realizacji systemów wbudowanych
- U4** potrafi posługiwać się standardowymi narzędziami/językami służącymi do opisu urządzeń wbudowanych
- U5** potrafi wykorzystywać teoretyczne modele procesów realizowanych przez urządzenia wbudowane
- U6** potrafi wykorzystywać techniki szeregowania zadań i realizować systemy czasu rzeczywistego
- U7** potrafi realizować proste kontrolery
- U8** potrafi przeanalizować sposób pracy i wykorzystać interfejs prostych urządzeń elektronicznych
- U9** potrafi zaprojektować i zaimplementować prosty system wbudowany za pomocą układów FPGA

Z zakresu kompetencji społecznych studenta:

- K1** posiada świadomość możliwości wykorzystania technologii i potrafi przekazać wiedzę na ten temat
- K2** umiejętność zarządzania cyklem życiowym systemów wbudowanych
- K3** posiada umiejętność współpracy ze specjalistami z innych zaawansowanych dziedzin wiedzy technicznej
- K4** w projekcie, potrafi uwzględniać czynniki związane z ergonomią i ochroną środowiska

TREŚCI PROGRAMOWE

Forma zajęć - wykłady		
Wy1	Wprowadzenie	2h
Wy2	Zasady projektowania	2h
Wy3	Architektura procesora jednozadaniowego	4h
Wy4	Projektowanie procesora jednozadaniowego	2h
Wy5	Urządzenia peryferyjne i pamięć	2h
Wy6	Protokoły transmisji danych, interfacing	2h
Wy7	Architektury programowalnych układów logicznych	2h
Wy8	Metodyka projektowania systemów wbudowanych	2h
Wy9	Języki opisu hardware'u	2h
Wy10	Modelowanie	6h
Wy11	Systemy czasu rzeczywistego, szeregowanie zadań	2h
Wy12	Systemy kontrolne	2h
Forma zajęć - laboratorium		
Lab1	Wprowadzenie	2h
Lab2	Podstawy budowy modułowej	2h
Lab3	Implementacja automatu skończonego	4h
Lab4	Klawiatura 16 przyciskowa	2h
Lab5	Ulotna pamięć RAM	2h
Lab6	Wyświetlacz LCD	2h
Lab7	Projekt końcowy	16h
STOSOWANE NARZĘDZIA DYDAKTYCZNE		
<ol style="list-style-type: none"> 1. Wykład tradycyjny 2. Wykład multimedialny 3. Rozwiązywanie zadań programistycznych 4. Tworzenie projektów programistycznych 5. Konsultacje 6. Praca własna studentów 		
OCENA OSIĄGNIĘCIA PRZEDMIOTOWYCH EFEKTÓW KSZTAŁCENIA		
Oceny	Numer efektu kształcenia	Sposób oceny efektu kształcenia
F1	W1-W7, K1-K4	Egzamin końcowy
F2	U1-U9, K1-K4	Wykonanie projektu
$P=50\%*F1+50\%*F2$		
LITERATURA PODSTAWOWA I UZUPEŁNIAJĄCA		
<ol style="list-style-type: none"> 1. Embedded System Design. Peter Marwedel, ISBN:ISBN-10 3-540-34048-3 2. Układy FPGA w przykładach. Jacek Majewski, Piotr Zbysiński 3. ISE WebPack in-depth tutorial. Xilinx.com 		
OPIEKUN PRZEDMIOTU		
mgr inż. Przemysław Błaskiewicz		

MACIERZ POWIĄZANIA EFEKTÓW KSZTAŁCENIA DLA PRZEDMIOTU
Systemy Wbudowane
Z EFEKTAMI KSZTAŁCENIA NA KIERUNKU INFORMATYKA

Przedmiotowy efekt kształcenia	Odniesienie przedmiotowego efektu do efektów kształcenia zdefiniowanych dla kierunku studiów i specjalności (o ile dotyczy)	Cele przedmiotu**	Treści programowe**	Numer narzędzia dydaktycznego**
W1	K1_W01 K1_W02 K1_W05 K1_W07 K1_W11 K1_W12 K1_W13 K1_W14 K1_W16	C1	Wy1-Wy12	1 2 5 6
W2	K1_W01 K1_W02 K1_W05 K1_W11 K1_W13	C1	Wy1-Wy12	1 2 5 6
W3	K1_W02 K1_W04 K1_W15	C1	Wy1-Wy12	1 2 5 6
W4	K1_W02 K1_W04 K1_W05 K1_W08	C1	Wy1-Wy12	1 2 5 6
W5	K1_W01 K1_W04 K1_W05 K1_W07	C1	Wy1-Wy12	1 2 5 6
W6	K1_W01 K1_W04 K1_W05	C1	Wy1-Wy12	1 2 5 6
W7	K1_W01 K1_W04 K1_W05	C1	Wy1-Wy12	1 2 5 6
U1	K1_U01 K1_U03 K1_U04 K1_U06 K1_U09 K1_U15 K1_U16 K1_U17 K1_U20 K1_U22 K1_U24 K1_U26 K1_U30 K1_U32	C1	Lab1-Lab7	3 4 5 6
U2	K1_U01 K1_U02 K1_U04 K1_U06 K1_U09 K1_U15 K1_U17 K1_U20 K1_U22 K1_U24 K1_U29 K1_U30 K1_U32	C1	Lab1-Lab7	3 4 5 6
U3	K1_U01 K1_U02 K1_U04 K1_U09 K1_U10 K1_U11 K1_U15 K1_U17 K1_U18 K1_U19 K1_U20 K1_U22 K1_U32	C1	Lab1-Lab7	3 4 5 6
U4	K1_U01 K1_U02 K1_U04 K1_U09 K1_U12 K1_U15 K1_U17 K1_U18 K1_U19 K1_U20 K1_U22 K1_U32	C1	Lab1-Lab7	3 4 5 6
U5	K1_U01 K1_U02 K1_U04 K1_U10 K1_U15 K1_U17 K1_U18 K1_U19 K1_U20 K1_U21 K1_U31	C1	Lab1-Lab7	3 4 5 6
U6	K1_U01 K1_U04 K1_U09 K1_U11 K1_U15 K1_U17 K1_U18 K1_U19 K1_U20 K1_U22 K1_U32	C1	Lab1-Lab7	3 4 5 6
U7	K1_U01 K1_U02 K1_U04 K1_U09 K1_U10 K1_U11 K1_U15 K1_U17 K1_U18 K1_U19 K1_U20 K1_U22 K1_U32	C1	Lab1-Lab7	3 4 5 6
U8	K1_U01 K1_U02 K1_U04 K1_U09 K1_U10 K1_U11 K1_U15 K1_U17 K1_U18 K1_U19 K1_U20 K1_U22 K1_U32	C1	Lab1-Lab7	3 4 5 6
U9	K1_U01 K1_U02 K1_U04 K1_U09 K1_U10 K1_U11 K1_U15 K1_U18 K1_U19 K1_U20 K1_U21 K1_U22 K1_U26 K1_U27 K1_U32	C1	Lab1-Lab7	3 4 5 6
K1	K1_K01 K1_K02 K1_K05 K1_K12 K1_K13 K1_K14	C1 C2	Wy1-Wy12 Lab1-Lab7	1 2 3 4 5 6
K2	K1_K06 K1_K07 K1_K08 K1_K09 K1_K11	C1 C2	Wy1-Wy12 Lab1-Lab7	1 2 3 4 5 6
K3	K1_K01 K1_K04 K1_K08 K1_K10 K1_K11 K1_K12 K1_K13 K1_K15	C1 C2	Wy1-Wy12 Lab1-Lab7	1 2 3 4 5 6
K4	K1_K01 K1_K04 K1_K10	C1 C2	Wy1-Wy12 Lab1-Lab7	1 2 3 4 5 6